

ÖZET

HÜCRELERİN ERİŞİM ÖRÜNTÜSÜNE GÖRE UYARLANABİLİR ALTTAŞ KUTUPLAMA (BODY BIAS) GERİLİMLİ BİR DİNAMİK RASTGELE ERİŞİM BELLEĞİ (DRAM) YAPISI

5

Bu buluş, DRAM yapılarında satırların erişim örüntüsüne göre bir başka ifade ile satırlara erişim olup olmadığı ve/veya satırlara hangi sıklıkta erişim olup olmadığına göre hücrelerdeki (21) erişim transistörlerine kutuplama (bias) gerilimlerinin (B) uyarlamalı olarak uygulanması ile ilgilidir.

10

İSTEMLER

1. İşlemcinin eriştiği hücelere (21) ve hücrelerin (21) erişim örüntüsüne göre erişilmeyen hücrelerin (21) erişim transistörlerine (211) kutuplama gerilimlerinin uyarlamalı olarak uygulanması sağlayan,
 - 5 - birden fazla sayıda hücreden (21) oluşan en az bir satır içeren en az bir temel DRAM (2),
 - bir kapasitörle birlikte her bir hücreyi (21) oluşturan bir erişim transistörü (211) **içeren**,
 - bir satırı oluşturan hücrelerdeki (21) erişim transistörlerinin (211) her birinin alttaş terminallerinin bağlı olduğu bir kutuplama hattı (212),
 - 10 - kutuplama hattına (212) önceden belirlenmiş bir değerde kutuplama gerilimi (B) verilip verilmeyeceğini kontrol etmek için en az bir çoklayıcı (4),
 - çoklayıcının (4) seçim girişine (selection input) bağlı olan ve çoklayıcının (4) çalışmasını kontrol eden, işlemci tarafından veri yazılması veya
 - 15 okunması amacı ile hangi hücelere (21) erişim olduğu hangi hücelere (21) erişim olmadığına bakmak bir başka ifade ile hücrelerin (21) veya satırların erişim örüntüsüne bakmak ve erişim olmayan hücelere (21) veya satırlara önceden belirlenmiş bir değerde kutuplama geriliminin (B) iletilmesini
 - 20 sağlamak için çıkış sinyali üreterek çoklayıcıya (4) iletmek için uyarlanmış en az bir kontrol ünitesi (3),
 - kontrol ünitesinden (3) çoklayıcıya gelen veriye göre çoklayıcının (4) veri girişlerinden (data input) en az birinden alınarak kutuplama hattına (212) iletilecek kutuplama geriliminin (B) geçtiği en az bir kutuplama sürücüsü
 - 25 (5) **ile karakterize edilen** erişim örüntüsüne göre uyarlanabilir bir dinamik rastgele erişim belleği yapısı (1).
2. Satırların erişim örüntüsüne bakmak ve satırların erişim örüntüsüne göre en az bir satır veya en az bir hücre (21) için çoklayıcının (4) çıkışını belirlemek ve seçim girişine birden fazla sayıda farklı gerilimden birini vermek için
- 30 uyarlanmış kontrol ünitesi (3) **içeren** istem 1'deki gibi erişim örüntüsüne

göre uyarlanabilir bir dinamik rastgele erişim belleği yapısı (1).

3. Her bir satırdaki erişim transistörlerinin (211) aynı ve tek bir kutuplama hattına (212) bağlanması **ile karakterize edilen** istem 1' deki gibi erişim
5 örüntüsüne göre uyarlanabilir bir dinamik rastgele erişim belleği yapısı (1).
4. Her bir satırdaki erişim transistörleri (211) arasında olan ve her bir satırdaki erişim transistörlerine (211) aynı anda ve aynı voltajda kutuplama gerilimi (B) verilmesini sağlayan kutuplama hattı (212) **ile karakterize edilen** istem
10 1' deki gibi erişim örüntüsüne göre uyarlanabilir bir dinamik rastgele erişim belleği yapısı (1).
5. Bellekte bulunan tablodan veya kendi tuttuğu tabloda kayıtlı erişim bilgilerine göre erişim örüntüsünden erişim olmayan hücreleri (21)
15 belirlemek ve erişim olmayan hücelere (21) kutuplama gerilimi (B) uygulanarak erişim transistörlerinin (211) eşik değerinin ve saklama zamanının artmasını sağlamak için uyarlanmış kontrol ünitesi (3) **ile karakterize edilen** istem 1' deki gibi erişim örüntüsüne göre uyarlanabilir bir dinamik rastgele erişim belleği yapısı (1)
20
6. Satırların erişim örüntüsüne göre hücelere (21) kutuplama gerilimi (B) uygulanıp uygulanmayacağına karar vermek, hücelere (21) kutuplama gerilimi (B) uygulanacak ise önceden belirlenen kutuplama gerilimin (B) hücelere (21) uygulanmasını sağlamak için uyarlanmış kontrol ünitesi (3)
25 **ile karakterize edilen** istem 1' deki gibi erişim örüntüsüne göre uyarlanabilir bir dinamik rastgele erişim belleği yapısı (1).
7. Erişim örüntüsü göre hücelere (21) satırlar arasında gruplandırma yapılması ve grup veya sınıf sayısına göre satırlara veya farklı satırlara
30 ikiden çok alttaş kutuplama gerilimi (B) uygulanması **ile karakterize edilen** istem 1' deki gibi erişim örüntüsüne göre uyarlanabilir bir dinamik rastgele erişim belleği yapısı (1).

TARİFNAME

HÜCRELERİN ERİŞİM ÖRÜNTÜSÜNE GÖRE UYARLANABİLİR ALTTAŞ KUTUPLAMA (BODY BIAS) GERİLİMLİ BİR DİNAMİK 5 RASTGELE ERİŞİM BELLEĞİ (DRAM) YAPISI

Teknik Alan

10 Bu buluş, dinamik rastgele erişim belleği (dokümanın kalanında DRAM olarak anılacaktır) yapılarında satırların erişim örüntüsüne göre bir başka ifade ile satırlara erişim olup olmadığı ve/veya satırlara hangi sıklıkta erişim olup olmadığına göre hücrelerdeki erişim transistörlerine kutuplama (bias) gerilimlerinin uyarlamalı olarak uygulanması ile ilgilidir.

15 Önceki Teknik

Günümüzde DRAM üreticileri fabrika seviyesindeki üretim sırasında DRAM'ler için önceden belirlenmiş yenileme zamanları (refresh time) belirlemekte ve DRAM karakteristiğine göre saklama zamanları (retention time) ortaya çıkmaktadır.
20 Yenileme zamanı hücrelerde veri saklanmasına yarayan kapasitörün boşalmadan önce periyodik olarak tekrar şarj edildiği önceden belirlenmiş bir zaman olarak, saklama zamanı ise bir hücrenin yenilenme yapılmadan verileri saklayabildiği zaman olarak ifade edilebilir.

25 Bir DRAM üzerinde bulunan hücrelerden bazıları diğer hücrelere göre daha zayıftır. Bir hücrenin zayıf olması, o hücrenin sakladığı veriyi diğer hücrelere göre daha kısa zamanda kaybetmesi yani saklama zamanının daha kısa olması anlamına gelmektedir. Bazı hücreler ise içindeki veriyi daha uzun süre saklayabilmektedir. Saklama zamanındaki bu değişikliklere üretim kaynaklı farklılıklar sebep olmaktadır. Zayıf
30 hücrelerin oranı az olsa bile tüm DRAM hücreleri için yenileme sıklığı üreticiler tarafından bu zayıf hücrelerin saklama zamanı değerine göre belirlenmektedir. Bu

durumda birçok hücre için (hatta zayıf olmayan hücreler/satırlar için bile) en zayıf hücreye göre yenileme yapıldığından dolayı gereksiz yere yenileme (refresh) yapılmış olmaktadır.

- 5 Yenileme işlemi DRAM' lerin performansını doğrudan etkilemektedir. Çünkü yenileme işlemi için güç tüketimi gerekmekte ayrıca yenileme sırasında okuma ve yazma yapılamayacağı için bu hücreler için gelen istekler bekletilmek durumunda kalmaktadır. Dolayısıyla hem güç tüketimini azaltabilmek hem de başarımlı ve performansı artırmak için toplam yenileme sayısında veya yenileme sıklığında
- 10 düşüşe ihtiyaç duyulmaktadır.

DRAM' in kullanılması (çalışması) sırasında, işlemci DRAM içerisinde bulunan hücrelere ve satırlara erişerek ilgili satırlardan veri okumakta ve/veya ilgili hücrelere veri yazılmaktadır. DRAM içerisinde yer alan her hücre aynı sıklıkta

15 kullanılmamaktadır. Bazı hücrelere daha sık erişim olmakta ve söz konusu satırlardan daha sık veri okunmakta ve/veya daha sık veri yazılmaktadır. İşlemci tarafından veri okuma veya yazma amacı ile her hangi bir hücreye erişildiğinde, veri okuma ve yazma işlemi ile ilgili hücrenin/satırın yenilemesi (refresh) yapılmaktadır. Bir başka ifade ile hücrelere erişim olduğunda, erişim olan hücrelere

20 yenileme (refresh) yapıldığı düşünülebilir. Genel teorilere göre erişilen hücrelere yeniden erişim olasılığı erişilmeyen hücrelere erişim olasılığından daha yüksektir. Örneğin DRAM' in ellinci satırına erişim oldu ise o satıra yeniden erişilme olasılığı yüksektir. Başvuru konusu patent ile DRAM satırlarına, hücrelerine erişim olup olmadığı hangi hücrelere erişildiği takip edilerek erişim örüntüsüne göre hücrelere

25 kutuplama gerilimi uygulanmaktadır. İşlemcinin eriştiği hücrelere değilde erişim olmayan hücrelere kutuplama gerilimi uygulanmaktadır. Böylece erişim olan hücreler otomatik olarak yenilenmekte ve erişim olmayan hücrelere uygulanan kutuplama gerilisi ile bu hücrelerin sızdırmazlığı arttırılmakta ve yenileme sıklığı uzatılmaktadır.

30

Başvuru konusu patent ile bütün hücrelere rutin bir yenileme zamanı uygulanması

yerine hücrelerin erişim örüntüsüne göre bazı hücrelere kutuplama gerilimi uygulanmakta ve bütün hücrelerin yenileme zamanının arttırılması sağlanmaktadır. DRAM hücrelerinin erişim örüntüsüne göre, erişim olmayan hücrelere kutuplama gerilimi (bias voltage) uygulanarak eşik değeri arttırılmakta ve böylece daha az yenileme sıklığına ihtiyaç duyulmaktadır. Yenileme (refresh time) sıklığının azaltılması DRAM için daha az güç tüketimi ve daha yüksek performans anlamına gelmektedir. Başvuru konusu patent farklı bir çözüm ile yenileme sayısında veya yenileme sıklığında düşüş sağlamaktadır.

10 Tekniğin bilinen durumunda yer alan US2003067824 A1 sayılı Birleşik Devletler patent dokümanında, self-refresh modunda yenilemelerin (refresh) farklı zamanlarda yapılabilmesi için variable bias voltage generator (değişken bias fark gerilimi üreticisi) kullanılması önerilmektedir. Body bias voltage, body voltage için fark uygulamak demektir. Söz konusu patent dokümanında clock generator için gerilimde fark oluşturmak açıklanmaktadır. Başvuru konusu patentte ise DRAM 15 hücrelerinin erişim örüntüsüne göre bazı hücrelere kutuplama gerilimi uygulanarak yenileme sayısında veya yenileme sıklığında düşüş sağlamaktadır. DRAM içerisinde erişim olmayan hücrelere (hücrelerin içerisinde bulunan transistörlere) kutuplama gerilimi (bias voltage) uygulanarak sızdırma akımının artışı kutuplama 20 gerili ile ayarlanmaktadır.

Tekniğin bilinen durumunda yer alan US2010332943 (A1) sayılı Birleşik Devletler patent dokümanında, bir veri yenileme mekanizması açıklanmıştır. Söz konusu mekanizma bir kontrolcü, eşik ayarlayıcı ve yenileyici içermektedir. Sistem, yakın 25 zamanda işlenen ve kontrol edilen bölgeleri tekrar tekrar yenilememek adına işlem hataları ve yenilenme zamanlarına göre ayırarak eşik değerler ayarlanarak işlemeden çıkarmaktadır. Söz konusu dokümanda refresh zamanı için bir eşik belirlenmekte, bu eşik değeri ayarlanabilmekte böylece farklı zamanlarda refresh mümkün hale gelmektedir. Başvuru konusu patentte ise DRAM hücrelerinin erişim 30 örüntüsüne göre, erişim olmayan hücrelere kutuplama gerilimi uygulanarak yenileme sayısında veya yenileme sıklığında düşüş sağlamaktadır. DRAM

içerisinde erişim olmayan hücelere (hücelerin içerisinde bulunan transistörlere) kutuplama gerilimi (bias voltage) uygulanarak sızdırma akımının artışı kutuplama gerili ile ayarlanmaktadır.

5 **Buluşun Kısa Açıklaması ve Amaçları**

Bu buluşun amacı, DRAM hücelerinin erişim örüntüsüne göre erişim olmayan hücelere kutuplama gerilimi uygulanarak tekniğin bilinen durumunda yer alan temel tasarımlı DRAM'lere göre (uygulanan bias gerilimine göre değişmektedir) daha az yenileme sıklığına ihtiyaç duyan böylece güç tüketiminin ve okuma/yazmaların yenileme ile çakışma ihtimalinin azaldığı bir DRAM gerçekleştirmektir.

Bu buluşun diğer bir amacı DRAM' in erişilen hücelerinin yenilemesi yapıldığı için erişilmeyen hücelere önceden belirlenen sıklıkta yenileme yapmak yerine erişilmeyen hücelerin içerisinde bulunan transistörlere kutuplama gerilimi (bias voltage) uygulanarak sızdırma akımının artışı kutuplama gerili ile ayarlanmasını sağlayan bir DRAM gerçekleştirmektir.

Bu buluşun diğer bir amacı erişilmeyen hücelerin eşik değerinin artırılmasını sağlayarak sızdırmaların artmasını ve performans düşüşünü engelleyen bir DRAM gerçekleştirmektir.

Buluşun Ayrıntılı Açıklaması

25

Bu buluşun amacına ulaşmak için gerçekleştirilen bir uyarlanabilir alttaş kutuplama gerilimli DRAM yapısı, ekli şekillerde gösterilmiş olup bu şekiller;

Şekil 1. DRAM yapısının şematik görünüşüdür.

30

Şekil 2. Bir hücrenin şematik görünüşüdür.

Şekillerdeki parçalar tek tek numaralandırılmış olup, bu numaraların karşılığı aşağıda verilmiştir.

1. Uyarlanabilir alttaş gerilimli DRAM yapısı
 - 5 2. Temel DRAM
 21. Hücre
 211. Erişim Transistörü
 212. Kutuplama hattı
 3. Kontrol ünitesi
 - 10 4. Çoklayıcı
 5. Kutuplama sürücüsü
 - G. Toprak
 - B. Kutuplama gerilimi
- 15 İşlemcinin eriştiği hücelere (21) ve hücrelerin (21) erişim örüntüsüne göre erişilmeyen hücrelerin (21) erişim transistörlerine (211) kutuplama gerilimlerinin uyarlamalı olarak uygulanmasını sağlayan erişim örüntüsüne göre uyarlanabilir alttaş gerilimli DRAM (1) en temel halinde aşağıdaki unsurları içermektedir;
- birden fazla sayıda hücreden (21) oluşan en az bir satır içeren en az bir temel
 - 20 DRAM (2),
 - bir kapasitörle birlikte her bir hücreyi (21) oluşturan bir erişim transistörü (211),
 - bir satırı oluşturan hücrelerdeki (21) erişim transistörlerinin (211) her birinin alttaş terminallerinin bağlı olduğu bir kutuplama hattı (212),
 - kutuplama hattına (212) önceden belirlenmiş bir değerde kutuplama gerilimi
 - 25 (B) verilip verilmeyeceğini kontrol etmek için en az bir çoklayıcı (4),
 - çoklayıcının (4) seçim girişine (selection input) bağlı olan ve çoklayıcının (4) çalışmasını kontrol eden, işlemci tarafından veri yazılması veya okunması amacı ile hangi hücelere (21) erişim olduğu hangi hücelere (21) erişim olmadığına bakmak bir başka ifade ile hücrelerin (21) veya satırların erişim örüntüsüne bakmak ve erişim olmayan hücelere (21) veya satırlara önceden
 - 30 belirlenmiş bir değerde kutuplama geriliminin (B) iletilmesini sağlamak için

çıkış sinyali üretmek için uyarlanmış en az bir kontrol ünitesi (3),

- kontrol ünitesinden (3) çoklayıcıya gelen veriye göre çoklayıcının (4) veri girişlerinden (data input) en az birinden alınarak kutuplama hattına (212) iletilecek kutuplama geriliminin (B) geçtiği en az bir kutuplama sürücüsü (5) içermektedir.

Buluş konusu hücrelere (21) ve hücrelerin (21) erişim örüntüsüne göre uyarlanabilir alttaş gerilimli DRAM yapısında (1), kullanıldığı elektronik cihazdaki işleminin fonksiyonlarını yerine getirebilmesi için gerekli veri, program kodu ve benzeri gibi bilgileri saklamak için bir temel DRAM (2) bulunmaktadır. Temel DRAM'in (2) içinde hücreler (21) bulunmaktadır. Her bir hücre (21) bir kapasitörden ve bir erişim transistöründen (211) oluşmaktadır. Bir kapasitör ve erişim transistöründen (211) oluşan hücreler (21) yan yana gelerek satırları, satırlar da alt alta gelerek temel DRAM'in (2) yapısını meydana getirmektedir.

Bir hücrenin (21) içinde yer alan erişim transistörünün (211) kaynak (source) gerilimi ile (body) alttaş gerilimi arasındaki fark değiştirilerek o erişim transistörünün (211) eşik değer gerilimi ayarlanabilmektedir. Bir transistörün (211) eşik değer geriliminin artmasıyla o transistör (211) daha az sızdırmaya başlamakta ve dolayısıyla o transistörün (211) yer aldığı hücre (21) içinde sakladığı veriyi daha uzun süre tutabilmekte yani saklama zamanı artmaktadır. Transistöre (211) farklı eşik değeri gerilimi uygulanması ile transistörün (211) saklama zamanı artırılarak sızdırmazlığı azaltılabilmektedir.

Buluş konusu DRAM yapısında (1) bir satıra ve dolayısı ile satırı oluşturan hücrelerdeki (21) her bir erişim transistörüne (211) kutuplama gerilimi (B) verilip verilmeyeceğine kontrol ünitesi (3) tarafından karar verilmekte ve bu karar çoklayıcı (4) vasıtasıyla uygulanmaktadır. Buluşun tercih edilen uygulamasında bahsedilen karar verilirken DRAM yapısında bulunan hücrelere (21) erişim olup

5 olmadığına bakılmaktadır. İşlemci okumak ve/veya yazmak amacı ile DRAM yapısında bulunan hücrelere (21) erişmektedir. DRAM yapısında bulunan her bir hücreye (21) eşit erişim bulunmamaktadır. Örneğin bir hücreye daha sık erişim olabilirken bir diğer hücreye daha az erişim olabilmektedir. Hücrelere (21) ve satırlara olan erişim takip edilerek, bütün bu erişimi gösteren erişim örüntüsü elde edilebilir. Başvuru konusu DRAM yapısında, satırın erişim örüntüsüne göre satırlara alttaş kutuplama gerilimi (B) uygulanması sağlanmaktadır. Satırlara/hücrelere (21) alttaş kutuplama gerili uygulanarak (B) eşik voltajı artırılmaktadır.

10

DRAM içerisinde bulunan satırlarda, hücrelerde (21) veri saklanmaktadır ve işlemcinin çalışması sırasında söz konusu satırlardaki, hücrelerdeki (21) verilere ihtiyaç duyuldukça o satırlara erişilip, satırların tuttuğu veriler okunmaktadır. Aynı zamanda DRAM içerisinde bulunan satırlara veride yazılabilmektedir, yazma işlemleri yapılacağı zaman ilgili satıra veri yazılmaktadır.

15

DRAM lerde bir satıra erişildiğinde söz konusu satıra yeniden erişilme olasılığı yüksektir. Örneğin 56. satıra erişildiğinde o satıra yeniden erişilme olasılığı erişilmeyen satırlara göre daha yüksektir ve söz konusu satıra yeniden erişilecektir.

20

Bellekte veya benzer bir yerde bir tablo tutularak erişilen satırların örüntüsü (erişim listelemesi) sağlanmaktadır.

25

İşlemci tarafından veri yazılması veya okunması amacı ile satırlara erişim oldukça söz konusu tabloya hangi satıra ne zaman erişim yapıldığına dair kayıtlar işlenmektedir. Böylece erişilen satırların numaraları tabloda tutulmaktadır. Tablo içerisinde hangi satırlara erişim olduğu ve tercihen erişim sıklığı tutulmaktadır. Söz konusu tablo satırların erişim örüntüsünü oluşturmaktadır. Satırların erişim örüntüsüne bakılarak hücrelerin (21) erişim örüntüsü de elde edilebilmektedir.

30

Tablodaki verilerden hangi satırlara erişim olup olmadığı belirlenebilmekte ve erişilen satırların numaraları tablo içerisine kaydedilmektedir. Tablo içerisinde yer alan ve erişim olan satırlara alttaş kutuplama gerilimi (B) uygulanmaktadır. Böylece

tablo içerisinde yer alan erişim olan satırlara gerilim uygulanmamakta, tablonun dışında yer alan satırlara gerilim uygulanarak eşik değerleri arttırılmaktadır.

5 Tablonun içinde yer alan satırlar hali hazırda erişilen satırlar olduğu için söz konusu satırlara bulunan veriler sızdırma zamanından önce zaten kullanılmaktadır, söz konusu satırlara sık erişim olduğu ve veriler kullanıldığı için erişilen satırların veriyi kaybedeceği bir süre olmamaktadır. Bu durumda erişilen satırların zaten veriyi kaybedeceği bir sızdırma zamanı geçmemekte ve yenileme yapmaya gerek kalmamaktadır. Dolayısı ile erişilen satırlara alttaş kutuplama gerilimi (B) 10 uygulamaya gerek kalmamaktadır. Tablo dışında yer alan ve erişilmeyen satırlara alttaş kutuplama gerilim (B) uygulanmakta, gerilim ile söz konusu satırların içerisinde yer alan transistörlerin eşik değeri arttırılarak daha az sızdırması sağlanmaktadır.

15 Başvuru konusu patent ile satırlara, hücrelere (21) erişim durumu kullanılmakta, erişilmeyen satırlara kutuplama gerilimi (B) verilerek söz konusu satırlarda yer alan transistörlerin eşik değeri yükseltilmektedir. Böylece sızdırma akımları kutuplama gerilimi (B) ile kontrol edilmektedir.

20 Buluş konusu DRAM yapısında (1), kontrol ünitesi (3) satırlara seçim girişinden gerekli gerilimi vermek için uyarlanmıştır. Kontrol ünitesi (3) satırlara ait etiket verilerine göre seçim girişinden gerekli gerilimi verebilmektedir. Kontrol ünitesi (3) aynı zamanda DRAM yapısı (1) satırlarının/hücrelerinin erişim örüntüsüne tercihen bellekte bulunan tablodan ulaşmaktadır. Kontrol ünitesi (3) satırların ve 25 hücrelerin (21) erişim örüntüsüne göre erişim olmayan satırların ve hücrelerin (21) sızdırma akımını azaltmak için söz konusu satırlara ve hücrelere (21) kutuplama gerilimi (B) verilmesini sağlamak için uyarlanmıştır.

30 DRAM yapısında (1) satırlara, hücrelere (21) okuma veya yazma amacı ile erişim olduğunda söz konusu satırlardaki veriler kullanılmaktadır ve ilgili satırlardaki veriler kullanıldığı için yenileme yapılmasına gerek kalmamaktadır. Erişim olan

satırların, hücrelerin (21) ayrıca yenilenmesine gerek kalmamaktadır. Başvuru konusu DRAM yapısı (1) söz konusu prensibe göre çalışmaktadır. Bir DRAM yapısında (1) okuma ve yazma için erişilen satırlar ve bu satırdaki hücreler (21) erişimden dolayı yenilemeye (refresh) ihtiyaç duymamaktadır. DRAM yapısında (1) hücrelere (21) erişim işlemci tarafından veya farklı bir donanım tarafından olabilir. DRAM yapısında (1) erişim olmayan hücreler (21) kontrol ünitesi (3) tarafından erişim örüntüsüne göre belirlenmektedir. Erişim örüntüsü bir tablo ile belirlenmektedir. İşlemci tarafından herhangi bir satıra erişim olduğunda söz konusu tabloya hangi satıra erişim olduğu kaydedilmektedir. İşlemcinin okuma veya yazma amacı ile her bir satıra erişimi satır numarası ile birlikte bir kayıt olarak tutulmaktadır. Buluşun bir uygulamasında her bir satıra erişim satır numarası ile birlikte tabloya kaydedilmektedir. Söz konusu tablo ile satırların, hücrelerin erişim örüntüsü elde edilmektedir. Başvuru konusu buluşta erişim örüntüsü farklı yöntemlerle tutulabilmektedir. Kontrol ünitesi (3) kendi tuttuğu tablo veya bellekte tutulan tablodan erişim olan satırların, hücrelerin erişim örüntüsünü (listesini) almaktadır. Kontrol ünitesi (3) erişim olan hücreleri (21) belirledikten sonra erişim olmayan hücreleri (21) tespit etmektedir. Kontrol ünitesi (3) erişim olmayan hücrelere (21) kutuplama gerilimi (B) iletilmesi için çıkış sinyali üretmektedir. Kutuplama gerili (B) farklı değerlerde olabilir. Kontrol ünitesi (3) önceden belirlenmiş bir değerde kutuplama geriliminin (B) iletilmesini sağlamak için çıkış sinyali üreterek çoklayıcıya (4) iletmek için uyarlanmıştır. Kontrol ünitesi (3) aracılığı ile erişim olmayan hücrelere (21) kutuplama gerilimi uygulanmaktadır. Kutuplama gerilimi (B) hücrelerde (21) bulunan transistörlerin eşik değerini yükselterek sızdırma zamanının uzamasını sağlamaktadır. Böylece DRAM yapısının (1) erişilmeyen satırlardan, hücrelerden dolayı yenileme zamanı sıklığının arttırılmasına gerek kalmamaktadır.

Kontrol ünitesi (3) satırların, hücrelerin (21) erişim örüntüsü değerlerine göre kutuplama gerilimi (B) uygulanıp uygulanmayacağına karar vermekte ve kutuplama geriliminin (B) hücrelere (21) uygulanmasını sağlamaktadır. Bu uygulamada, kontrol ünitesi (3) erişim örüntüsüne göre farklı kutuplama gerilimi

(B) uygulanmasını sağlayabilir.

5 Kontrol ünitesi (3) çoklayıcının (4) çalışmasını kontrol etmektedir. Çoklayıcının (4) seçim girişine (selection input) bağlı olan kutuplama geriliminin (B) hücrelere (21) iletilip ileilmeyeceğine ilişkin kararı vermektedir. Kontrol ünitesi (3) DRAM yapısının (1) erişim örüntüsüne göre çıkış sinyali üretmektedir. Kontrol ünitesi (3) erişim örüntüsünden erişim olmayan hücreleri (21) belirledikten sonra çoklayıcıya (4) sinyal ileterek önceden belirlenmiş bir değerde kutuplama geriliminin (B) hücrelere (21) iletilmesini sağlamaktadır.

10

DRAM yapısında (1) erişim olmayan hücreler (21) tespit edildiğinde, kontrol ünitesi (3) çoklayıcının (4) çıkışından kutuplama hattına (212) kutuplama gerilimi (B) iletilmesi için gerekli seçim girişini üretmektedir. Bir satıra kutuplama gerilimi (B), kontrol ünitesinin (3) seçim girişinden gelen gerilime göre çoklayıcının (4) veri girişlerinden en az birinden alınarak kutuplama hattına (212) kutuplama sürücüsü (5) vasıtasıyla iletilmektedir. Bu satırdaki her bir hücrenin (21) erişim transistörünün (211) alttaş terminaline kutuplama hattından (212) gelen kutuplama gerilimi (B) uygulanmaktadır. Erişim transistörüne (211) kutuplama gerilimi (B) uygulandığında o transistörün (211) eşik değer gerilimi artmaktadır. Eşik değer geriliminin artmasıyla transistörün (211) sızdırması azalmakta dolayısı ile o transistörün (211) bulunduğu hücrenin (21) saklama zamanı artmaktadır.

20

Kutuplama geriliminin (B) hücrelere (21) uygulanması ile bir satırdaki tüm hücrelerin (21) sızdırması azalmakta ve saklama zamanı artmaktadır. Böylece o satır için yenileme zamanı daha uzun seçilebilmekte ve yenileme sıklığı azalmış olmaktadır. Kutuplama gerilimi (B) tercih edilen sıklıkta ve zaman aralığında uygulanabilir.

25

Buluşun bir uygulamasında, her bir satırdaki erişim transistörleri (211) tercihen tek bir kutuplama hattına (212) bağlıdır. Buluşun başka bir uygulamasında, her bir satırdaki erişim transistörleri (211) gruplanabilmekte ve kutuplama hattı (212)

30

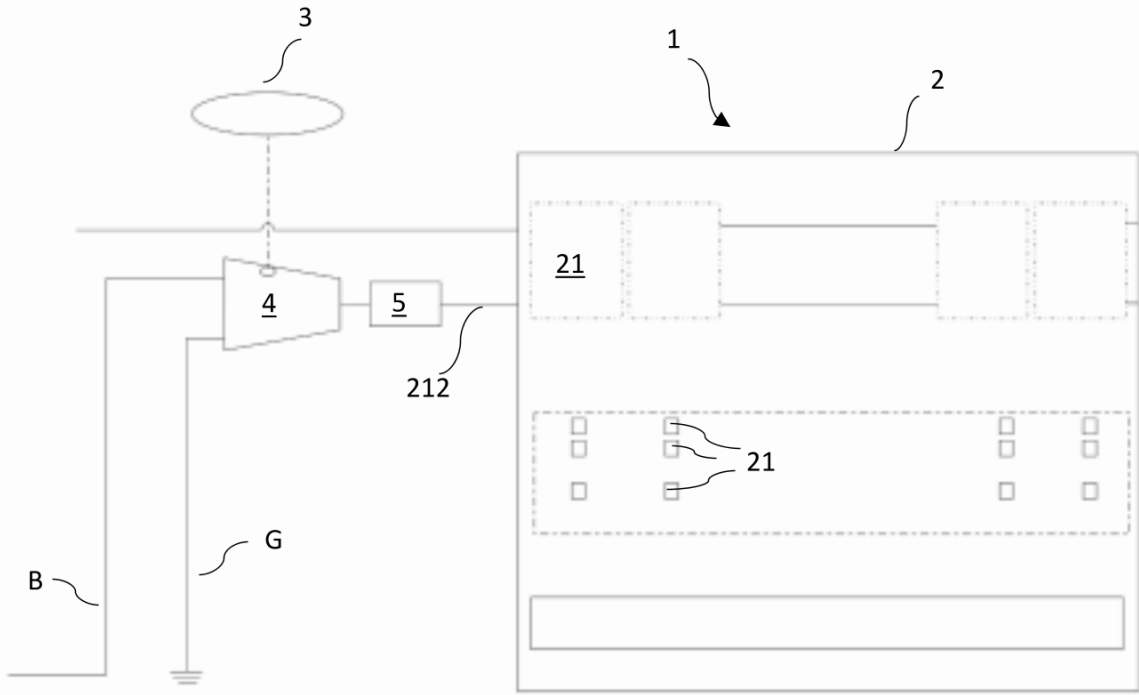
5 gruplara veya her bir gruba ayrı ayrı bağlanabilmektedir. Her bir satırdaki erişim transistörleri (211) aynı ve tek bir kutuplama hattına (212) bağlıdır. Her bir satırdaki erişim transistörlerine (211) tek ve aynı kutuplama hattı (212) üzerinden kutuplama gerilimi (B) uygulanmaktadır. Bu satırdaki herbir hücrenin (21) erişim transistörünün (211) alttaş terminaline kutuplama hattından (212) gelen kutuplama gerilimi (B) uygulanmaktadır. Erişim transistörüne (211) kutuplama gerilimi (B) uygulandığında o transistörün (211) eşik değer gerilimi artmaktadır.

10 Buluşun tercih edilen bir uygulamasında kontrol ünitesi (3) bir satıra kutuplama gerilimi (B) uygulanıp uygulanmayacağına karar vermek için hücrelere (21) ait erişim örüntüsüne bakmak ve erişim olmayan hücreleri tespit etmek için uyarlanmıştır.

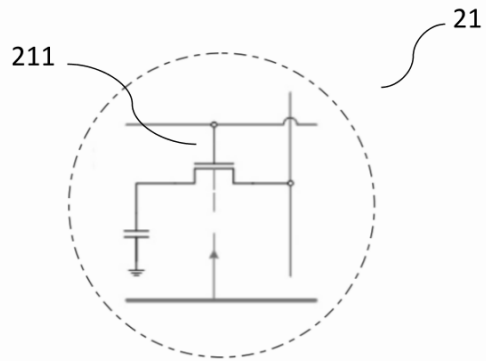
15 Buluşun bir uygulamasında, çoklayıcı (4) ikiden daha fazla girdi alabilir. Çoklayıcının (4) alacağı girdi sayısı erişim örüntüsü sınıflandırmasına ve uygulanabilecek kutuplama gerilim (B) (body bias gerilim) seviyelerine bağlı olarak değişebilir.

20 Hücrelerin (21) ve satırların erişim örüntüsü, hücrelere ne zamanlar erişim olduğu farklı yöntemlerle tutulabilir. Erişim örüntüsü farklı yöntemlerle elde edilebilir ve elde edilen örüntüye göre hücrelere (21), satırlara kutuplama gerilimi (B) uygulanabilir. Erişim örüntüsüne göre gerekirse satırlar arasında gruplandırma, sınıflandırma yapılabilir. Yapılan grup veya sınıf sayısına göre satırlara veya farklı satırlara ikiden çok alttaş kutuplama gerilimi (B) uygulanabilir.

25



Şekil 1



Şekil 2